

DOCKET NO.: 96790P445

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

KENJI SUZUKI, ET AL.

Application No.: 10/726,371

Filed: December 02, 2003

For: **Spread-Spectrum Demodulator**

Art Group:

Examiner:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

Applicant respectfully requests a convention priority for the above-captioned application, namely:

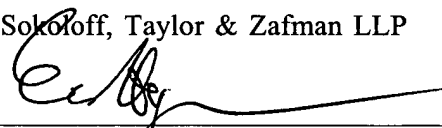
COUNTRY	APPLICATION NUMBER	DATE OF FILING
Japan	2002-352019	4 December 2002
Japan	2003-072669	17 March 2003
Japan	2003-285332	1 August 2003
Japan	2003-285334	1 August 2003
Japan	2003-285340	1 August 2003

☒ A certified copy of the document is being submitted herewith.

Respectfully submitted,

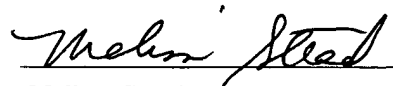
Blakely, Sokoloff, Taylor & Zafman LLP

Dated: 1/23/04

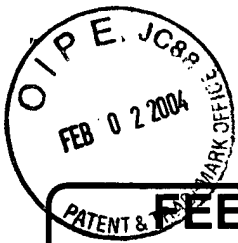

Eric S. Hyman, Reg. No. 30,139

12400 Wilshire Boulevard, 7th Floor
Los Angeles, CA 90025
Telephone: (310) 207-3800

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.


Melissa Stead

1-28-04
Date



FEE TRANSMITTAL for FY 2003

Effective 01/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27.

TOTAL AMOUNT OF PAYMENT (\$)

Complete if Known

Application Number 10/726,371
Filing Date December 2, 2003
First Named Inventor Kenji Suzuki
Examiner Name
Group/Art Unit
Attorney Docket No. 96790P445

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None
☒ Deposit Account

Deposit Account Number

02-2666

Deposit Account Name

Blakely, Sokoloff, Taylor & Zafman LLP

The Commissioner is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☐ Credit any overpayments
☒ Charge any additional fee(s) required under 37 CFR §§ 1.16, 1.17, 1.18 and 1.20.
☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account

FEE CALCULATION

1. BASIC FILING FEE

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1001	770	2001	385	Utility filing fee	
1002	340	2002	170	Design filing fee	
1003	530	2003	265	Plant filing fee	
1004	770	2004	385	Reissue filing fee	
1005	160	2005	80	Provisional filing fee	
SUBTOTAL (1)					

2. EXTRA CLAIM FEES

Total Claims - 20** = X =
Independent Claims - 3 = X =
Multiple Dependent =

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1202	18	2202	9	Claims in excess of 20	
1201	86	2201	43	Independent claims in excess of 3	
1203	290	2203	145	Multiple Dependent claim, if not paid	
1204	86	2204	43	**Reissue independent claims over original patent	
1205	18	2205	9	**Reissue claims in excess of 20 and over original patent	
SUBTOTAL (2)					

**or number previously paid, if greater, For Reissues, see below

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity		Small Entity		Fee Description	Fee Paid
Fee Code	Fee (\$)	Fee Code	Fee (\$)		
1051	130	2051	65	Surcharge - late filing fee or oath	
1052	50	2052	25	Surcharge - late provisional filing fee or cover sheet.	
2053	130	2053	130	Non-English specification	
1812	2,520	1812	2,520	For filing a request for <i>ex parte</i> reexamination	
1804	920 *	1804	920 *	Requesting publication of SIR prior to Examiner action	
1805	1,840 *	1805	1,840 *	Requesting publication of SIR after Examiner action	
1251	110	2251	55	Extension for reply within first month	
1252	420	2252	210	Extension for reply within second month	
1253	950	2253	475	Extension for reply within third month	
1254	1,480	2254	740	Extension for reply within fourth month	
1255	1,210	2255	605	Extension for reply within fifth month	
1404	330	2401	165	Notice of Appeal	
1402	330	2402	165	Filing a brief in support of an appeal	
1403	290	2403	145	Request for oral hearing	
1451	1,510	2451	1,510	Petition to institute a public use proceeding	
1452	110	2452	55	Petition to revive - unavoidable	
1453	1,330	2453	665	Petition to revive - unintentional	
1501	1,330	2501	665	Utility issue fee (or reissue)	
1502	480	2502	240	Design issue fee	
1503	640	2503	320	Plant issue fee	
1460	130	2480	130	Petitions to the Commissioner	
1807	50	1807	50	Processing fee under 37 CFR 1.17(q)	
1806	180	1806	180	Submission of Information Disclosure Stmt	
8021	40	8021	40	Recording each patent assignment per property (times number of properties)	
1809	770	1809	385	Filing a submission after final rejection (37 CFR § 1.129(a))	
1810	770	2810	385	For each additional invention to be examined (37 CFR § 1.129(b))	
1801	770	2801	385	Request for Continued Examination (RCE)	
1802	900	1802	900	Request for expedited examination of a design application	
Other fee (specify)					

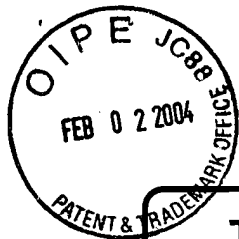
* Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$)

SUBMITTED BY

Complete (if applicable)

Name (Print/Type) Eric S. Hyman Registration No. 30,139 Telephone (310) 207-3800
Signature Date 1/27/04



TRANSMITTAL FORM

(to be used for all correspondence after initial filing)

Application No.	10/726,371
Filing Date	December 2, 2003
First Named Inventor	Kenji Suzuki
Art Unit	
Examiner Name	
Total Number of Pages in This Submission	10
Attorney Docket Number	96790P445

ENCLOSURES (check all that apply)

<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment / Response <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input type="checkbox"/> PTO/SB/08 <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/ Incomplete Application <input type="checkbox"/> Basic Filing Fee <input type="checkbox"/> Declaration/POA <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s)	<input type="checkbox"/> After Allowance Communication to Group <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input checked="" type="checkbox"/> Other Enclosure(s) (please identify below): <div>Request for Priority; return postcard</div>
Remarks		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT

Firm or Individual name	Eric S. Hyman, Reg. No. 30,139 BLAKELY, SOKOLOFF, TAYLOR & ZAFMAN LLP
Signature	
Date	1/29/04

CERTIFICATE OF MAILING/TRANSMISSION

Typed or printed name	Melissa Stead		
Signature		Date	1-28-04

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年12月4日
Date of Application:

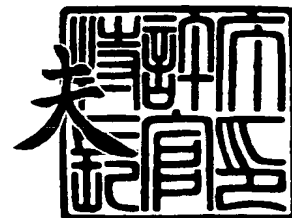
出願番号 特願2002-352019
Application Number:
[ST. 10/C]: [JP 2002-352019]

出願人 日本電信電話株式会社
Applicant(s):

2004年1月16日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 NTTH146442

【提出日】 平成14年12月 4日

【あて先】 特許庁長官 殿

【国際特許分類】 H03K 9/00

【発明者】

 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

 【氏名】 鈴木 賢司

【発明者】

 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

 【氏名】 宇賀神 守

【発明者】

 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内

 【氏名】 東原 恒夫

【特許出願人】

 【識別番号】 000004226

 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号

 【氏名又は名称】 日本電信電話株式会社

 【代表者】 和田 紀夫

【代理人】

 【識別番号】 100083194

 【住所又は居所】 東京都新宿区四谷 3 丁目 1 3 番 7 号 三栄ビル 3 階

 【弁理士】

 【氏名又は名称】 長尾 常明

 【電話番号】 03(3352)2421

【手数料の表示】

【予納台帳番号】 050681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 要約書 1

【物件名】 図面 1

【包括委任状番号】 9701419

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 逆拡散復調器

【特許請求の範囲】

【請求項 1】

拡散信号の拡散に用いたクロックと同じ周波数で且つ該拡散信号に同期した第 1 のクロックを入力して該拡散信号のサンプル保持を行う N ($N \geq 2$) 個のサンプルホールド回路と、

前記第 1 のクロックを入力して前記 N 個のサンプルホールド回路を順次サンプルホールドさせるよう制御するサンプルホールド制御回路と、

第 2 のクロックを入力して N 個の拡散符号を発生する第 1 の拡散符号発生回路と、

前記第 2 のクロックを入力して前記第 1 の拡散符号発生回路により発生される拡散符号を逆向きに並び替えた N 個の拡散符号を発生する第 2 の拡散符号発生回路と、

前記第 1 及び第 2 の拡散符号発生回路の出力を制御する拡散符号制御回路と、

前記 N 個のサンプルホールド回路の出力信号と前記第 1 又は第 2 の拡散符号発生回路で発生した N 個の拡散符号を個々に乗算する N 個の乗算器と、

該 N 個の乗算器の出力を加算する加算器と、

該加算器の出力のピークを検出するピーク検出器とを有し、

前記拡散符号制御回路は、前記ピーク検出器から出力するピーク検出信号を入力する度に第 1 の拡散符号発生回路の出力と第 2 の拡散符号発生回路の出力を交互に切り替えて前記 N 個の乗算器に入力させることを特徴とする逆拡散復調器。

【請求項 2】

請求項 1 に記載の逆拡散復調器において、

前記第 1 の拡散符号発生回路は、前記第 2 のクロックを入力して動作する N 個の第 1 のフリップフロップ回路群と、該第 1 のフリップフロップ回路群の内の複数のフリップフロップ回路の出力を入力する第 1 の排他的論理和回路と、前記第 1 のフリップフロップ回路群のフリップフロップ回路を縦続接続するとともに前記第 1 の排他的論理和回路の出力を前記第 1 のフリップフロップ回路群の内の初

段のフリップフロップ回路の入力に接続する第1のスイッチ群とを具備し、

前記第2の拡散符号発生回路は、前記第2のクロックを入力して動作するN個の第2のフリップフロップ回路群と、該第2のフリップフロップ回路群の内の複数のフリップフロップ回路の出力を入力する第2の排他的論理和回路と、前記第2のフリップフロップ回路群のフリップフロップ回路を縦続接続するとともに前記第2の排他的論理和回路の出力を前記第2のフリップフロップ回路群の内の初段のフリップフロップ回路の入力に接続する第2のスイッチ群とを具備することを特徴とする逆拡散復調器。

【請求項3】

請求項1に記載の逆拡散復調器において、

前記第1および第2の拡散符号発生回路と前記拡散符号制御回路をDSP又はPLDにより構成したことを特徴とする逆拡散復調器。

【請求項4】

拡散信号の拡散に用いたクロックと同じ周波数で且つ該拡散信号に同期した第1のクロックを入力して該拡散信号のサンプル保持とシフトを行うN ($N \geq 2$) 個のサンプルホールド回路と、

第2のクロックを入力してN個の拡散符号を発生する拡散符号発生回路と、

該拡散符号発生回路への前記第2のクロックの入力を制御するクロック制御回路と、

前記N個のサンプルホールド回路の出力と前記拡散符号発生回路で発生したN個の拡散符号を個々に乗算するN個の乗算器と、

該N個の乗算器の出力を加算する加算器と、

該加算器の出力のピークを検出するピーク検出器とを有し、

前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力して前記拡散符号発生回路への前記第2のクロックの入力を制御することを特徴とする逆拡散復調器。

【請求項5】

請求項4に記載の逆拡散復調器において、

前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力する

度に前記拡散符号発生回路への前記第 2 のクロックの入力の停止／再開を繰り返すことを特徴とする逆拡散復調器。

【請求項 6】

請求項 4 に記載の逆拡散復調器において、

前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力すると前記拡散符号発生回路への前記第 2 のクロックの入力を一定時間だけ停止することを特徴とする逆拡散復調器。

【請求項 7】

請求項 4 に記載の逆拡散復調器において、

前記拡散符号発生回路とクロック制御回路を D S P 又は P L D により構成したことを特徴とする逆拡散復調器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、拡散符号を用いた演算により所望の信号を周波数拡散して送信した拡散信号を受信し、該受信拡散信号を該拡散符号を用いた演算により逆拡散して前記所望の信号を取り出す無線通信における逆拡散復調器に関するものである。

【0 0 0 2】

【従来の技術】

図 1 0 に第 1 の従来技術である逆拡散復調器の構成を示す。本構成では受信された拡散信号は乗算器 1 0 1 において拡散符号発生回路 1 0 2 で発生した拡散符号と乗算され、ローパスフィルタ（L P F） 1 0 3 に通すことで高調波成分が除去され、受信信号が得られる。1 0 4 は拡散符号と拡散信号の位相を合わせるための同期制御回路である。

【0 0 0 3】

図 1 1 に第 2 の従来技術である逆拡散復調器の構成を、図 1 2 に図 1 1 の逆拡散復調器におけるピーク検出器 2 0 4 の入力側の A 点と出力側の B 点の信号の特徴的な波形を示す。本構成では受信された拡散信号は拡散符号に対応したマッチトフィルタ 2 0 1 により相関信号に変換され、遅延線 2 0 2 によりデータクロッ

クの逆数分遅延され、その遅延信号と前記相関信号が乗算器 203 で乗算され、その後にピーク検出器 204 でピーク検出を行うことで受信信号が得られる。

【0004】

図 13 に第 3 の従来技術である逆拡散復調器の構成を、図 14 に代表的な波形を示す。本構成では入力する拡散信号のサンプル保持を行う N 個（図 13 では 7 個）のスイッチ 301a～301g と、クロック f1 を入力して前記 N 個のスイッチ 301a～301g の開閉を制御するスイッチ制御回路 302 と、クロック f2 を入力して N 個の拡散符号を発生する拡散符号発生回路 303 と、前記 N 個のスイッチ 301a～301g の出力と前記拡散符号発生回路 303 で発生した N 個の拡散符号を個々に乗算する N 個の乗算器 304a～304g と、該 N 個の乗算器 304a～304g の出力を加算する加算器 305 と、該加算器 305 の出力のピークを検出するピーク検出器 306 を有し、クロック f2 で生成される拡散符号の符号長の周期で加算器 305 の出力信号にピークが発生し、ピーク検出器 306 でそのピークの検出を行うことで受信信号が得られる。

【0005】

前記した図 10 の同期制御回路を有する逆拡散復調器および図 11 のマッチトフィルタを有する逆拡散復調器については「非特許文献 1」に記載され、図 13 の非同期方式の逆拡散復調器については特願 2002-057574 号に記載されている。

【0006】

【非特許文献 1】 丸林元、中川正雄、河野隆二著、「スペクトル拡散通信とその応用」、電子情報通信学会、1998 年、94 頁～145 頁、ISBN 4-88562-163-X。

【0007】

【発明が解決しようとする課題】

図 10 に示した第 1 の従来技術である逆拡散復調器では、拡散符号と拡散信号の位相を高精度に合わせる必要がある。このため同期制御回路 104 の構成が複雑になり、回路規模及び消費電力が増大するといった問題があった。

【0008】

また、図 11 に示した第 2 の従来技術である逆拡散復調器では、マッチトフィルタ 201 として通常 SAW フィルタを用いる。このため実装面積及び実装コストが増大するといった問題があった。また、特定の拡散符号に特化したマッチトフィルタ 201 を用いるため、異なる拡散符号による拡散信号を復調できないという問題があった。また、マッチトフィルタ 201 をオンチップの回路で構成すると面積規模及び消費電力が増大するという問題があった。

【0009】

図 13 に示した第 3 の従来技術である逆拡散復調器では、使用する拡散符号の符号長の周期度に信号ピークが発生するため、データクロックの上限が拡散符号の生成に用いるクロック f_2 と使用する拡散符号の長さによって制限され、データクロックを高速化できないという問題があった。

【0010】

本発明は以上のような点に鑑みてなされたものであり、その目的は、外付け部品を不要にし、同期制御が不要で低電力、かつデータクロックの高速化が可能な逆拡散復調器を提供することで、携帯無線機等の低電力・低コスト化、データレート的高速化に寄与することである。

【0011】

【課題を解決するための手段】

請求項 1 に係る発明は、拡散信号の拡散に用いたクロックと同じ周波数で且つ該拡散信号に同期した第 1 のクロックを入力して該拡散信号のサンプル保持を行う N ($N \geq 2$) 個のサンプルホールド回路と、前記第 1 のクロックを入力して前記 N 個のサンプルホールド回路を順次サンプルホールドさせるよう制御するサンプルホールド制御回路と、第 2 のクロックを入力して N 個の拡散符号を発生する第 1 の拡散符号発生回路と、前記第 2 のクロックを入力して前記第 1 の拡散符号発生回路により発生される拡散符号を逆向きに並び替えた N 個の拡散符号を発生する第 2 の拡散符号発生回路と、前記第 1 及び第 2 の拡散符号発生回路の出力を制御する拡散符号制御回路と、前記 N 個のサンプルホールド回路の出力信号と前記第 1 又は第 2 の拡散符号発生回路で発生した N 個の拡散符号を個々に乗算する N 個の乗算器と、該 N 個の乗算器の出力を加算する加算器と、該加算器の出力の

ピークを検出するピーク検出器とを有し、前記拡散符号制御回路は、前記ピーク検出器から出力するピーク検出信号を入力する度に第1の拡散符号発生回路の出力と第2の拡散符号発生回路の出力を交互に切り替えて前記N個の乗算器に入力させることを特徴とする逆拡散復調器とした。

【0012】

請求項2に係る発明は、請求項1に記載の逆拡散復調器において、前記第1の拡散符号発生回路は、前記第2のクロックを入力して動作するN個の第1のフリップフロップ回路群と、該第1のフリップフロップ回路群の内の複数のフリップフロップ回路の出力を入力する第1の排他的論理和回路と、前記第1のフリップフロップ回路群のフリップフロップ回路を縦続接続するとともに前記第1の排他的論理和回路の出力を前記第1のフリップフロップ回路群の内の初段のフリップフロップ回路の入力に接続する第1のスイッチ群とを具備し、前記第2の拡散符号発生回路は、前記第2のクロックを入力して動作するN個の第2のフリップフロップ回路群と、該第2のフリップフロップ回路群の内の複数のフリップフロップ回路の出力を入力する第2の排他的論理和回路と、前記第2のフリップフロップ回路群のフリップフロップ回路を縦続接続するとともに前記第2の排他的論理和回路の出力を前記第2のフリップフロップ回路群の内の初段のフリップフロップ回路の入力に接続する第2のスイッチ群とを具備することを特徴とする逆拡散復調器とした。

【0013】

請求項3に係る発明は、請求項1に記載の逆拡散復調器において、前記第1および第2の拡散符号発生回路と前記拡散符号制御回路をDSP又はPLDにより構成したことを特徴とする逆拡散復調器とした。

【0014】

請求項4に係る発明は、拡散信号の拡散に用いたクロックと同じ周波数で且つ該拡散信号に同期した第1のクロックを入力して該拡散信号のサンプル保持とシフトを行うN($N \geq 2$)個のサンプルホールド回路と、第2のクロックを入力してN個の拡散符号を発生する拡散符号発生回路と、拡散符号発生回路への前記第2のクロックの入力を制御するクロック制御回路と、前記N個のサンプルホール

ド回路の出力と前記拡散符号発生回路で発生したN個の拡散符号を個々に乗算するN個の乗算器と、該N個の乗算器の出力を加算する加算器と、該加算器の出力のピークを検出するピーク検出器とを有し、前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力して前記拡散符号発生回路への前記第2のクロックの入力を制御することを特徴とする逆拡散復調器とした。

【0015】

請求項5に係る発明は、請求項4に記載の逆拡散復調器において、前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力する度に前記拡散符号発生回路への前記第2のクロックの入力の停止／再開を繰り返すことを特徴とする逆拡散復調器とした。

【0016】

請求項6に係る発明は、請求項4に記載の逆拡散復調器において、前記クロック制御回路は、前記ピーク検出器からのピーク検出信号を入力すると前記拡散符号発生回路への前記第2のクロックの入力を一定時間だけ停止することを特徴とする逆拡散復調器とした。

【0017】

請求項7に係る発明は、請求項4に記載の逆拡散復調器において、前記拡散符号発生回路とクロック制御回路をDSP又はPLDにより構成したことを特徴とする逆拡散復調器とした。

【0018】

【発明の実施の形態】

〔第1の実施形態〕

図1は本発明の第1の実施形態の逆拡散復調器を示すブロック図である。1a～1gは入力する拡散信号をサンプル保持するサンプルホールド回路、2は入力する拡散信号の拡散に用いたクロックと同じ周波数で且つ該拡散信号に同期したクロックf1を入力してN分周（本実施形態ではN=7）しサンプルホールド回路1a～1gを制御する信号を発生するサンプルホールド制御回路、3a～3fはサンプルホールド制御回路2からの出力信号をクロックf1でシフトするシフトレジスタを構成するフリップフロップ回路、4はクロックf2を入力して拡散

符号を発生する拡散符号発生回路、5 a ~ 5 g はサンプルホールド回路 1 a ~ 1 g から出力される拡散信号と拡散符号発生回路 4 から出力する拡散符号を各々乗算する乗算器、6 は乗算器 5 a ~ 5 g の出力信号を加算する加算器、7 は加算器 6 の出力信号からピーク値を検出するピーク検出器である。

【0019】

入力する拡散信号はサンプルホールド回路 1 a ~ 1 g によりサンプル保持されて乗算器 5 a ~ 5 g に入力する。このとき、乗算器 5 a ~ 5 g の入力には乗算器の数と同じクロック数毎に、サンプルホールド制御回路 2 およびフリップフロップ回路 3 a ~ 3 f によって、受信された新たな拡散信号が更新して保持される。一方、拡散符号発生回路 4 からは拡散符号が f 2 のクロックで発生し、各乗算器 5 a ~ 5 g に入力される。本実施形態では、サンプルホールド回路 1 a ~ 1 g、フリップフロップ回路 3 a ~ 3 g、乗算器 5 a ~ 5 g がそれぞれ 7 個の場合を示したが、これらは N 個 ($N \geq 2$) あればよく、7 個に限らない。

【0020】

図 2 に乗算器 5 (5 a ~ 5 g) の構成の一例を示す。MN 1 ~ MN 7 は NMO S トランジスタであり、乗算器 5 は 2 段縦横み型の差動回路で構成されている。拡散符号発生回路 4 からの拡散符号やサンプルホールド回路 1 (1 a ~ 1 g) からの拡散信号は差動形式の信号であり、拡散符号は上段の 2 個の差動回路に逆相で入力し、サンプルホールド回路 1 からの拡散信号は下段の 2 個の差動回路に入力することで、両者が乗算され、その乗算結果は電流モードで出力する。

【0021】

図 3 に加算器 6 の構成の一例を示す。6 1, 6 2 は負荷抵抗であり、各乗算器 5 a ~ 5 g の差動出力がここで加算される。このように、電流モードで出力する各乗算器 5 a ~ 5 g の差動出力は、加算器 6 において負荷抵抗 6 1, 6 2 により電圧に変換されて加算され電圧モードで出力される。加算器 6 の出力信号はピーク検出器 7 によりピーク検出されることにより、ベースバンド信号として出力される。

【0022】

図 4 に拡散符号発生回路 4 の構成の一例を示す。4 1, 4 2 は排他的論理和回

路、43a～43nはクロックf2でシフトするシフトレジスタを構成するフリップフロップ回路、44a～44pは排他的論理和回路41、42やフリップフロップ回路43a～43nの出力パスをオン／オフするスイッチ、45はスイッチ44a～44pのオン／オフを制御する拡散符号制御回路である。ここでは、排他的論理和回路41とフリップフロップ回路43a～43gにより拡散符号を発生し、排他的論理和回路42とフリップフロップ回路43h～43nにより、前記拡散符号とは逆方向に信号がシフトしていく拡散符号を発生する構成となっている。すなわち、排他的論理和回路41、フリップフロップ回路43a～43gからなるフリップフロップ回路群およびスイッチ44a～44g、44oからなるスイッチ群は第1の拡散符号発生回路を構成し、排他的論理和回路42、フリップフロップ回路43h～43nからなるフリップフロップ回路群およびスイッチ44h～44n、44pからなるスイッチ群は第1の拡散符号発生回路が発生する拡散符号とは逆方向に信号がシフトしていく拡散符号を発生する第2の拡散符号発生回路を構成している。

【0023】

本例では、フリップフロップ回路43a、43cの出力を排他的論理和回路41に取り込み、その結果をフリップフロップ回路43aの入力に戻すことで拡散符号（本例ではPN7）を形成している。一方でフリップフロップ回路43i、43jの出力を排他的論理和回路42に取り込み、その結果をフリップフロップ回路43hの入力に戻すことで、前記拡散符号を逆順に並べ替えた拡散符号を形成している。

【0024】

なお、排他的論理和回路への入力の組み合わせや排他的論理和回路の数を変えるだけで各種の拡散符号に対応した拡散符号が形成できる。本実施形態では片側においては、3番目と1番目のフリップフロップ回路の出力を排他的論理和回路に入力して、その出力を1番目のフリップフロップ回路43aにもどす[31]の拡散符号を出力する例について説明したが、[5432]の拡散符号といった例では、5番目と4番目のフリップフロップ回路の出力を1番目の排他的論理和回路に入力し、その出力と3番目のフリップフロップ回路の出力を2番目の排他的論

理和回路に入力し、その出力と 2 番目のフリップフロップ回路の出力を 3 番目の排他的論理和回路に入力して、その出力を 1 番目のフリップフロップ回路に戻す構成となる。オン／オフする制御するスイッチは 1 番目のフリップフロップ回路に戻すパスにあればよい点は変わらない。このように、出力したい拡散符号のパターンによっては、4 個のフリップフロップ回路からの入力を受けて 3 個の排他的論理和回路で演算し、その結果を出力する構成としても良い。

【0025】

拡散符号制御回路 45 はピーク検出器 7 からの受信信号によりスイッチ 44a ～ 44p を制御する。スイッチ 44a ～ 44g、44o がオンの時はスイッチ 44h ～ 44n、44p はオフであり、拡散符号は図 4 において左から右へとシフトしていく。スイッチ 44a ～ 44g、44o がオフの時はスイッチ 44h ～ 44n、44p はオンであり、前記拡散符号とは逆向きの拡散符号が図 4 において右から左へとシフトしていく。拡散符号制御回路 45 はピーク検出器 7 からの信号ピークを検出する度に第 1 のスイッチ群（44a ～ 44g、44o）と第 2 のスイッチ群（44h ～ 44n、44p）を交互に切り替えて拡散符号のシフトする方向を切り替え、その拡散符号は各乗算器 5a ～ 5g に入力される。各フリップフロップ回路の出力は対応する各乗算器に入力されるとともに、逆方向の拡散符号を発生するフリップフロップ回路にも同時に入力されているため、スイッチを切り替える際には、その時点で出力している拡散符号を保持したまま、逆方向へ拡散符号がシフトを始める。図 5 に図 4 の拡散符号発生回路（本例では PN7 {1-1111-1-1} の拡散符号）動作時の波形を示す。

【0026】

サンプルホールド制御回路 2 は、クロック f1 を入力して乗算器 1a ～ 1g の数と同じ数のクロック毎（本例では 7 クロック毎）に 1 クロック分だけサンプルホールドする制御信号波形を発生する。シフトレジスタを構成するフリップフロップ回路 3a ～ 3f は、サンプルホールド制御回路 2 で発生したサンプルホールド制御波形をクロック f1 の周期ずつ時間をずらして各サンプルホールド回路 1a ～ 1g に供給する。

【0027】

なお、サンプルホールド回路 1 a ～ 1 g や乗算器 5 a ～ 5 g の数を増やす場合はフリップフロップ回路 3 a ～ 3 f や拡散符号発生回路 4 のフリップフロップ回路の数をそれに合わせて増加させればよい。

【0028】

図 6 に、本実施形態の特徴的な信号波形を示す。また以下に動作原理を詳細に説明する。拡散符号発生回路 4 からの拡散符号により少なくとも拡散符号長の時間間隔に 1 回は信号ピークが得られる。この信号ピークをピーク検出器 7 で検知すると拡散符号制御回路 4 5 により拡散符号発生回路 4 内のフリップフロップ回路間の信号パスが切り替えられ、拡散符号のシフトする方向が切り替えられる。拡散符号のシフトする方向が一方向の場合は、次の信号ピークが現れるのは拡散符号がシフトしていき同じ拡散符号パターンが各乗算器に入力される時であり、拡散符号長の時間間隔に 1 回である。本実施形態では信号ピークが得られる度に拡散符号のシフトする方向を切り替える構成としており、一度信号ピークが得られると、拡散符号制御回路 4 5 により拡散符号の出力状態を保持したままシフトする方向が逆方向に切り替えられ、逆方向にシフトする拡散符号が各乗算器に入力される。

【0029】

この構成では、制御系が応答する間（切替が実行される間）に拡散符号はクロック f_2 でシフトするため信号ピークが得られた時の拡散符号パターンからのずれが生じるが、制御系の遅延時間分だけ遅れて拡散符号が逆方向にシフトし始めるため、信号ピークが得られた時の拡散符号パターンが直ちに各乗算器に入力され、次の信号ピークが拡散符号長の時間間隔分待たずとも得ることができる。制御系の反応が速すぎて信号ピークが得られた時の拡散符号パターンから拡散符号のずれが生じるよりも速く拡散符号がシフトする方向が切り替わってしまう場合には、一定時間の遅延を入れてから、拡散符号を逆方向にシフトすればよい。この制御を繰り返すことで一度信号ピークを検出すると使用する拡散符号長によらず信号ピークが頻繁に得られるためデータクロック周波数が高速な場合でも逆拡散復調ができる。

【0030】

〔第 2 の実施形態〕

図 7 は本発明の第 2 の実施形態の逆拡散復調器を示すブロック図である。8 a ～ 8 g はクロック f 1 を入力して拡散信号をサンプル保持するサンプルホールド回路、9 はクロック f 2 を入力して拡散符号を発生する拡散符号発生回路、1 0 a ～ 1 0 g はサンプルホールド回路 8 a ～ 8 g から出力される拡散信号と拡散符号発生回路 9 から出力する拡散符号を乗算する乗算器（図 2 に示したものと同一構成）、1 1 は乗算器 1 0 a ～ 1 0 g の出力信号を加算する加算器（図 3 に示したものと同一構成）、1 2 は加算器 1 1 の出力信号からピーク値を検出するピーク検出器である。

【0 0 3 1】

入力する拡散信号は、サンプルホールド回路 8 a ～ 8 g によりサンプル保持されて乗算器 1 0 a ～ 1 0 g に入力する。この時、サンプルホールド回路 8 a ～ 8 g によって受信・保持された拡散信号は乗算器 1 0 a ～ 1 0 g に入力されるとともに、拡散信号に同期したクロック f 1 の周期で次段のサンプルホールド回路に入力され、保持された拡散信号がクロック f 1 の周期でシフトしていく。拡散符号発生回路 9 からは拡散符号が f 2 のクロックで発生し、各乗算器 1 0 a ～ 1 0 g に入力される。本実施形態では、サンプルホールド回路 8 a ～ 8 g、乗算器 1 0 a ～ 1 0 g が 7 個の場合を示したが、乗算器は N 個（ $N \geq 2$ ）あればよく 7 個に限らない。

【0 0 3 2】

図 8 に本発明の第 2 の実施形態の逆拡散復調器に用いる拡散符号発生回路 9 のブロック図を示す。9 1 は排他的論理和回路、9 2 a ～ 9 2 g はクロック f 2 でシフトするシフトレジスタを構成するフリップフロップ回路、9 3 はクロック信号を制御するクロック制御回路である。本例ではフリップフロップ回路 9 2 a、9 2 c の出力を排他的論理和回路 9 1 に取り込み、その結果をフリップフロップ回路 9 2 a の入力に戻すことで拡散符号を形成している。クロック制御回路 9 3 はピーク検出器 1 2 からの信号ピークが検出される度に拡散符号発生回路 9 へのクロック f 2 の入力の停止／再開を交互に繰り返す。なお、請求項 4 では拡散符号発生回路 9 の内の排他的論理和回路 9 1 とフリップフロップ回路 9 2 a ～ 9 2

g からなる構成を「拡散符号発生回路」として記述し、クロック制御回路 93 はその「拡散符号発生回路」から独立しているものとした。

【0033】

また、排他的論理和回路への入力の組み合わせや排他的論理和回路の数を変えるだけで各種の拡散符号に対応した拡散符号が形成できる。本実施形態では、3 番目と 1 番目のフリップフロップ回路の出力を排他的論理和回路に入力して、その出力を 1 番目のフリップフロップ回路 92a にもどす[31]の拡散符号を出力する例について説明したが、[5432]の拡散符号といった例では、5 番目と 4 番目のフリップフロップ回路の出力を 1 番目の排他的論理和回路に入力し、その出力と 3 番目のフリップフロップ回路の出力を 2 番目の排他的論理和回路に入力し、その出力と 2 番目のフリップフロップ回路の出力を 3 番目の排他的論理和回路に入力して、その出力を 1 番目のフリップフロップ回路に戻す構成となる。このように、出力したい拡散符号のパターンによっては、4 個のフリップフロップ回路からの入力を受けて 3 個の排他的論理和回路で演算し、その結果を出力する構成としても良い。

【0034】

本実施形態の特徴的な信号波形は第 1 の実施形態と同じく図 6 のようになる。以下に動作原理を詳細に説明する。本実施の形態では入力された拡散信号はクロック f_1 の周期でサンプルホールド回路 8a~8g によりシフトしていき各乗算器 10a~10g に入力される。拡散符号発生回路 9 により発生した拡散符号はクロック f_2 の周期でフリップフロップ回路 92a~92g によりシフトしていき各乗算器 10a~10g に入力される。この場合、クロック f_2 とクロック f_1 の周波数差 $|f_2 - f_1|$ で加算器 11 の出力が変化し拡散符号が一致した場合に信号ピークが得られる。信号ピークをクロック制御回路 93 が検出すると拡散符号発生回路 9 を構成している各フリップフロップ回路 92a~92g へのクロックの入力が停止し、各乗算器 10a~10g に入力される拡散符号はシフトせずに保持される。

【0035】

この制御系が機能する遅延時間の間に、加算器 11 の出力はクロック f_2 とク

クロック f_1 の周波数差 $|f_2 - f_1|$ で変化し続けており、拡散符号発生回路 9 から出力される拡散符号は、信号ピークが得られた時の拡散符号パターンからずれる。制御系が機能すると拡散符号発生回路 9 から出力される拡散符号のシフトが停止する。拡散符号のシフトが停止しても拡散信号はサンプルホールド回路 8 a ~ 8 g により常にクロック f_1 でシフトするため、拡散信号と拡散符号のパターンが直ちに一致し、信号ピークが得られる。この信号ピークを検出してクロック制御回路 9 3 は拡散符号発生回路 9 へのクロックの入力を再開する。

【0036】

この制御系が機能する遅延時間の間に、加算器 1 1 の出力はクロック f_1 の周波数で変化し、拡散符号発生回路 9 から出力される拡散符号は、信号ピークが得られた時の拡散符号パターンからずれる。制御系が機能すると拡散符号発生回路 9 から出力される拡散符号がクロック f_2 でシフトし始めるため、拡散信号と拡散符号のパターンが直ちに一致し、信号ピークが得られる。

【0037】

上記動作を繰り返すことにより信号ピークが得られた後、直ちに次の信号ピークを得ることができる。このため信号ピークが頻繁に得られるためデータクロック周波数が高速な場合でも逆拡散復調ができる。制御系の応答が速すぎる場合はクロック f_2 の停止、再開を行う際に遅延時間を設ければよい。

【0038】

クロック制御回路 9 3 の制御方法は以下のような手段を用いることも可能である。すなわち、信号ピークを検出した際に拡散符号発生回路 9 へのクロック f_2 の入力を停止し、一定時間待った後自動的に拡散符号発生回路 9 へのクロック f_2 の入力を再開する。この制御法では前記制御法において、拡散符号発生回路 9 へのクロック f_2 の入力を停止した後の信号ピークの検出を行わずに一定時間待ってから自動的に拡散符号発生回路 9 へのクロック f_2 の入力を再開するためクロック制御回路 9 3 の構成が簡略化される。

【0039】

前記制御法においては、拡散符号発生回路 9 へのクロック f_2 の入力を停止した後信号ピークの検出を行いクロック f_2 の入力を再開したが、クロック f_2

を停止してから再開するまでの時間間隔はクロック f_1 、クロック f_2 及び制御系の遅延時間で決まるため、クロック f_2 の入力停止後の信号ピークを検出しなくとも一定時間待ってから自動的にクロック f_2 の入力を再開することで前記制御法を行った時と同様の効果を得ることができる。この場合も信号ピークが頻繁に得られるためデータクロック周波数が高速な場合でも逆拡散復調ができる。

【0040】

なお、本実施形態においては、逆拡散時に用いる拡散符号のパターンを送信に用いた拡散符号と一致させるために、逆拡散復調に用いる拡散符号は送信に用いる拡散符号を逆向きに並び替えた拡散符号を用いる必要がある。もしくは同じ拡散符号を用いる場合には拡散符号発生回路 9 と各乗算器 10a ~ 10g の配線を図 8 に示す配線とは逆順（10a を 10g へ、10b を 10f へ、・・・、10g を 10a へ）に配線するか、図 7 におけるサンプルホールド回路 8a ~ 8g 間の入出力の方向を逆向きにする（8g の出力を 8f の入力へ、8f の出力を 8e の入力へ、・・・、8b の出力を 8a の入力へ）必要がある。

【0041】

[第3の実施形態]

第3の実施形態は第1の実施形態の逆拡散復調器の構成において、クロック f_2 を入力して拡散符号を発生する拡散符号発生回路 4 および拡散符号制御回路 45 を PLD (Programmable logic device) や DSP (Digital signal processor) といった素子で構成する場合である。

【0042】

本例では、使用する拡散符号長を 15 (PN15) とする。本実施の形態のように、使用する拡散符号長 (15) と逆拡散復調器の乗算器の数 (7) が大きく異なる場合、第1の実施形態では以下に示すような問題が生じる。図 9 を用いて詳細に説明する。この場合、サンプルホールド回路 1a ~ 1g は $f_1 \times 7$ の周期で (15) の拡散符号のうち 7 符号長分をサンプルホールドする。この時の拡散信号の変化の様子を図 9 (a) に示す。図 9 (a) では 1 は 1 番目の拡散信号、2 は 2 番目の拡散信号というように数字で各拡散符号を表現している。図 9 (a) に示すようにサンプルホールドされる拡散信号は $f_1 \times 7$ の周期で一つずつ順番に符号

が変化更新して各乗算器 5 a ~ 5 g に入力される。

【0043】

一方、拡散符号発生回路 4 は (15) の拡散符号のうちの 7 符号長分を出力し、この時出力される拡散符号は図 9 (b) に示すように f₂ のクロックでシフトしていく。この場合、図に示すように、拡散信号の 1 から 7 までを各乗算器 5 a ~ 5 g に入力した次のクロックタイミングでの各乗算器 5 a ~ 5 g への入力は 8 から 7 となるのに対し、拡散符号の 1 から 7 まで各乗算器 5 a ~ 5 g に入力した次のクロックタイミングでの各乗算器 5 a ~ 5 g への入力は 15 から 6 となり、符号の変化の様子が異なるため信号ピークを検出してから拡散符号のシフトする方向を切り替えても、拡散符号が一致するまでに時間がかかり次の信号ピークが直ぐには現れない。

【0044】

そこで、本実施の形態では、対応する拡散符号を DSP や PLD 等により発生し、乗算器 5 a ~ 5 g に入力する構成とした。この構成では、使用する拡散符号の符号長と乗算器の数からサンプルホールドされる拡散信号パターンの変化がわかるので、信号ピークが得られた時に、乗算器に入力している拡散信号パターンの変化を DSP や PLD 等により拡散信号に一致するように制御して各乗算器に入力することで、信号ピークが得られた後直ちに次の信号ピークを得ることができる。このため使用する拡散符号と乗算器の数が一致していない場合でも、上記制御法により信号ピークが頻繁に得られるためデータクロック周波数が高速な場合でも逆拡散復調ができる。

【0045】

なお、上記第 1 の実施形態における拡散符号制御回路 45、サンプルホールド制御回路 2、第 2 の実施形態における拡散符号発生回路 9 のフリップフロップ回路と排他的論理和回路、クロック制御回路 93 を DSP や PLD 等により構成することも可能である。

【0046】

【発明の効果】

以上から本発明によれば、外付け部品が不要で、かつ同期制御の必要のない拡

散符号発生回路を用いて逆拡散するので、低電力の逆拡散復調器が実現でき、携帯無線機の低電力・低コスト化、データレート的高速化に効果がある。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態の逆拡散復調器のブロック図である。

【図 2】 本発明の第 1、2 の実施形態の逆拡散復調器に用いる乗算器の回路図である。

【図 3】 本発明の第 1、2 の実施形態の逆拡散復調器に用いる加算器の回路図である。

【図 4】 本発明の第 1 の実施形態の逆拡散復調器に用いる拡散符号発生回路ブロック図である。

【図 5】 本発明の第 1 の実施形態の拡散符号発生回路の動作の説明図である。

【図 6】 本発明の第 1、2 の実施形態の逆拡散復調器で得られる加算信号及び復調信号の信号波形図である。

【図 7】 本発明の第 2 の実施形態の逆拡散復調器のブロック図である。

【図 8】 本発明の第 2 の実施形態の逆拡散復調器に用いる拡散符号発生回路ブロック図である。

【図 9】 本発明の第 1 の実施形態の逆拡散復調器において使用する拡散符号の符号長と乗算器の数が一致しない場合の拡散信号と拡散符号の変化を説明する図である。

【図 10】 第 1 の従来技術である逆拡散復調器のブロック図である。

【図 11】 第 2 の従来技術である逆拡散復調器のブロック図である。

【図 12】 第 1 の従来技術である逆拡散復調器で得られる加算信号及び復調信号の波形図である。

【図 13】 第 3 の従来技術である逆拡散復調器のブロック図である。

【図 14】 第 3 の従来技術である逆拡散復調器で得られる加算信号及び復調信号の波形図である。

【符号の説明】

1 a ～ 1 g : サンプルホールド回路

2 : サンプルホールド制御回路
3 a ~ 3 g : フリップフロップ回路
4 : 拡散符号発生回路
5 a ~ 5 g : 乗算器
6 : 加算器
7 : ピーク検出器
8 a ~ 8 g : サンプルホールド回路
9 : 拡散符号発生回路
1 0 a ~ 1 0 g : 乗算器
1 1 : 加算器
1 2 : ピーク検出器
4 1 , 4 2 : 排他的論理和回路
4 3 a ~ 4 3 n : フリップフロップ回路
4 4 a ~ 4 4 p : スイッチ
4 5 : 拡散符号制御回路
6 1 , 6 2 : 抵抗器
9 1 : 排他的論理和回路
9 2 a ~ 9 2 g : フリップフロップ回路
9 3 : クロック制御回路
1 0 1 : 乗算器
1 0 2 : 拡散符号発生回路
1 0 3 : ローパスフィルタ
1 0 4 : 同期制御回路
2 0 1 : マッチトフィルタ
2 0 2 : 遅延線
2 0 3 : 乗算器
2 0 4 : ピーク検出器
3 0 1 a ~ 3 0 1 g : スイッチ
3 0 2 : スイッチ制御回路

3 0 3 : 拡散符号発生回路

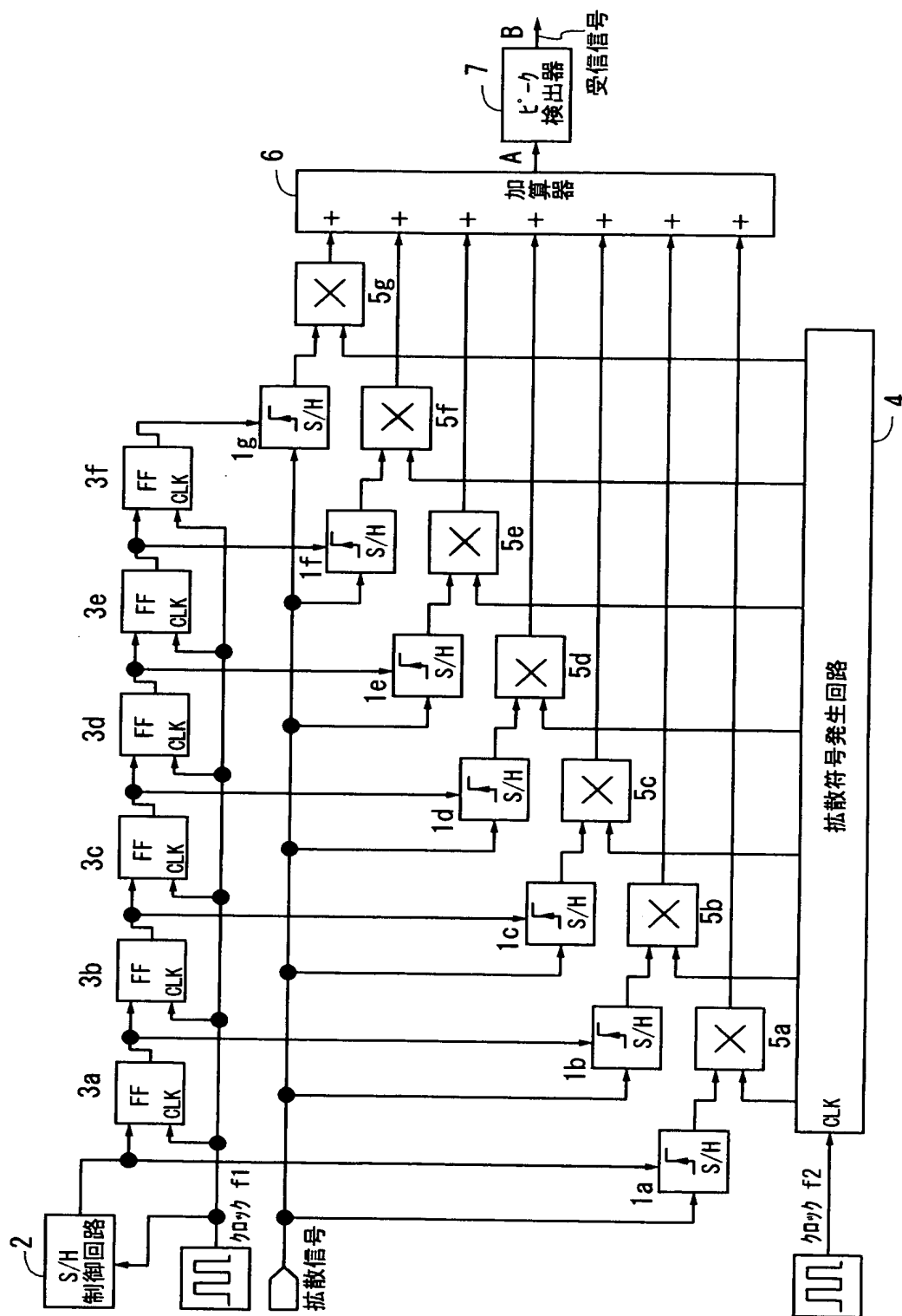
3 0 4 a ~ 3 0 4 g : 乗算器

3 0 5 : 加算器

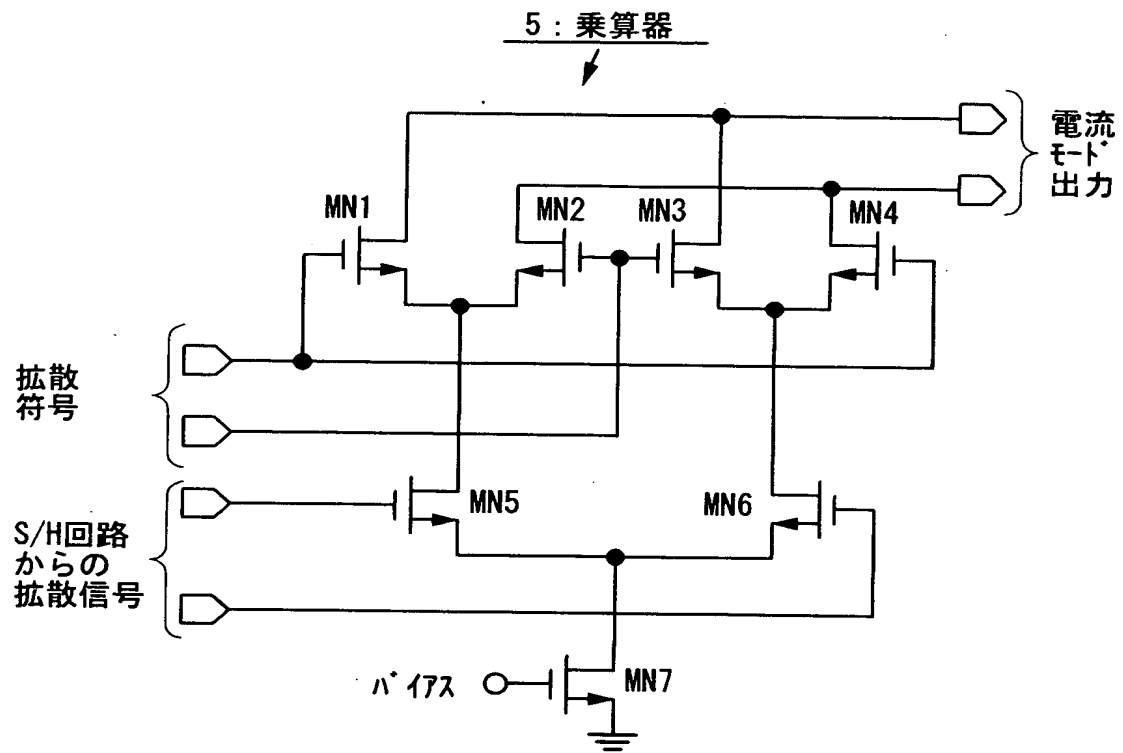
3 0 6 : ピーク検出器

【書類名】 図面

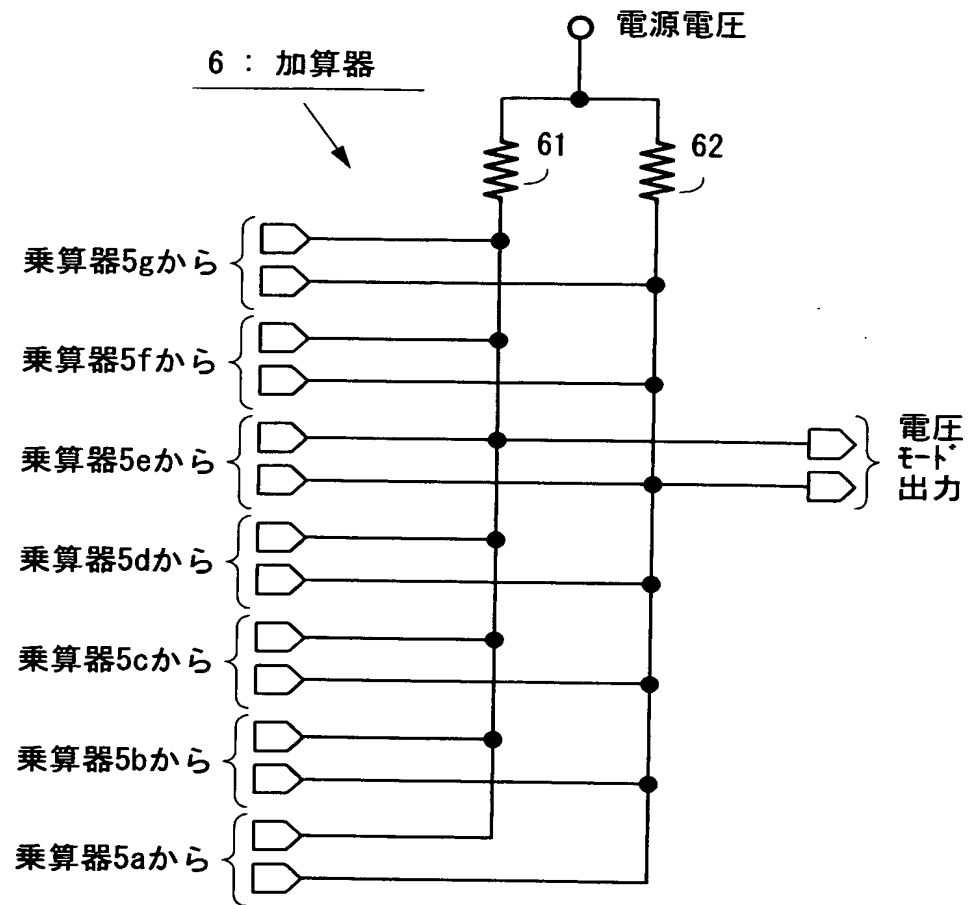
【図 1】



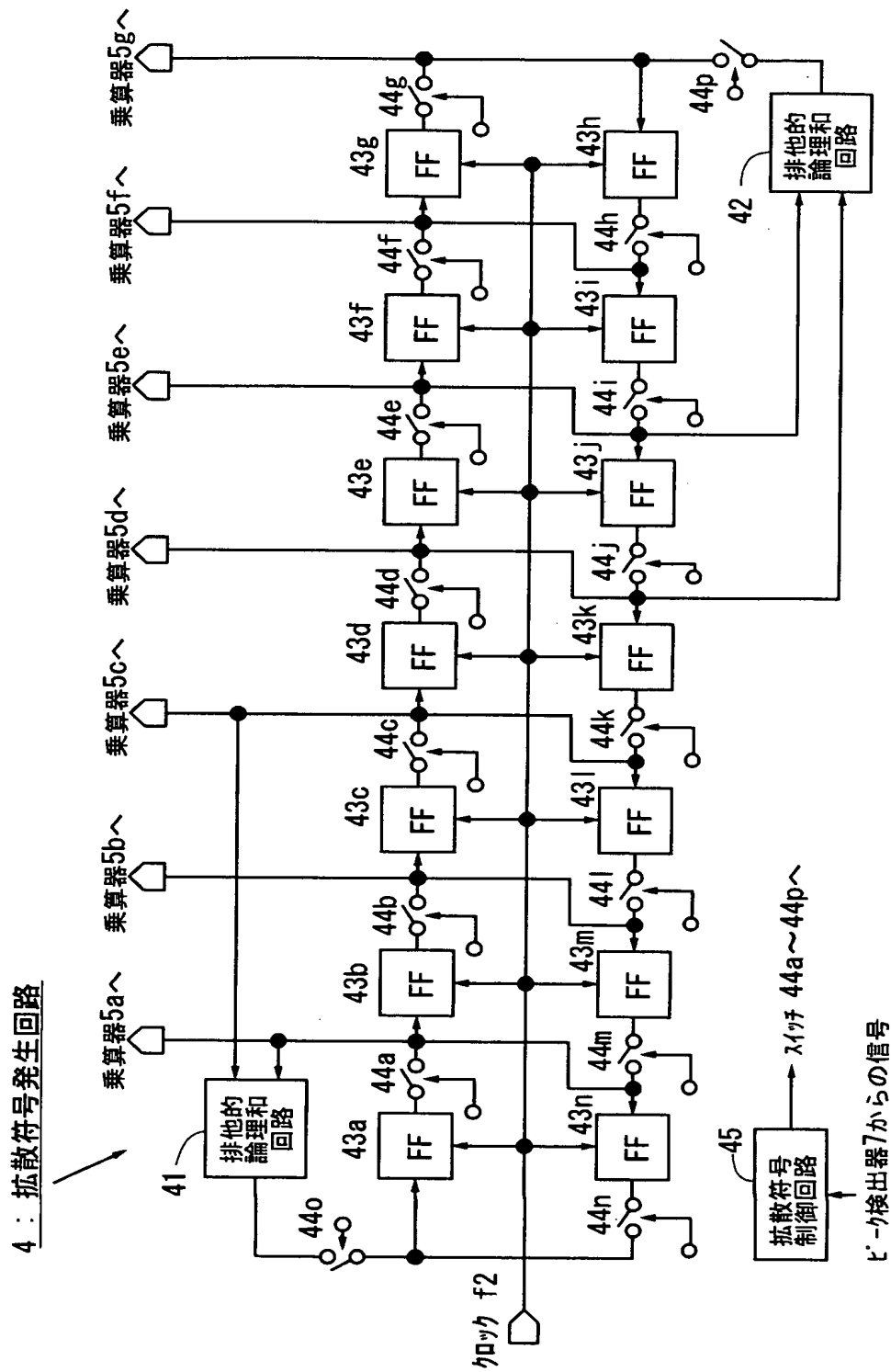
【図 2】



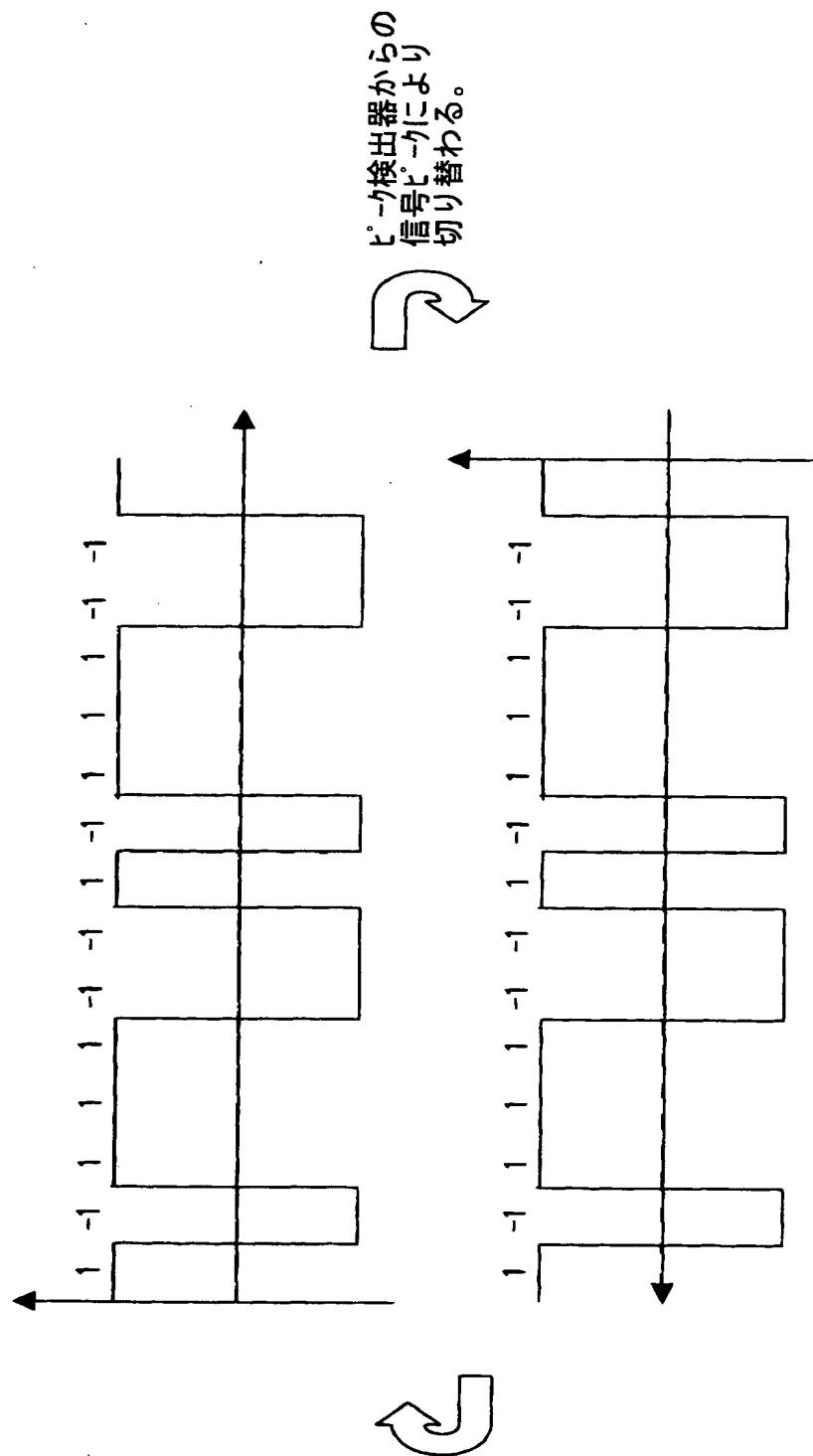
【図 3】



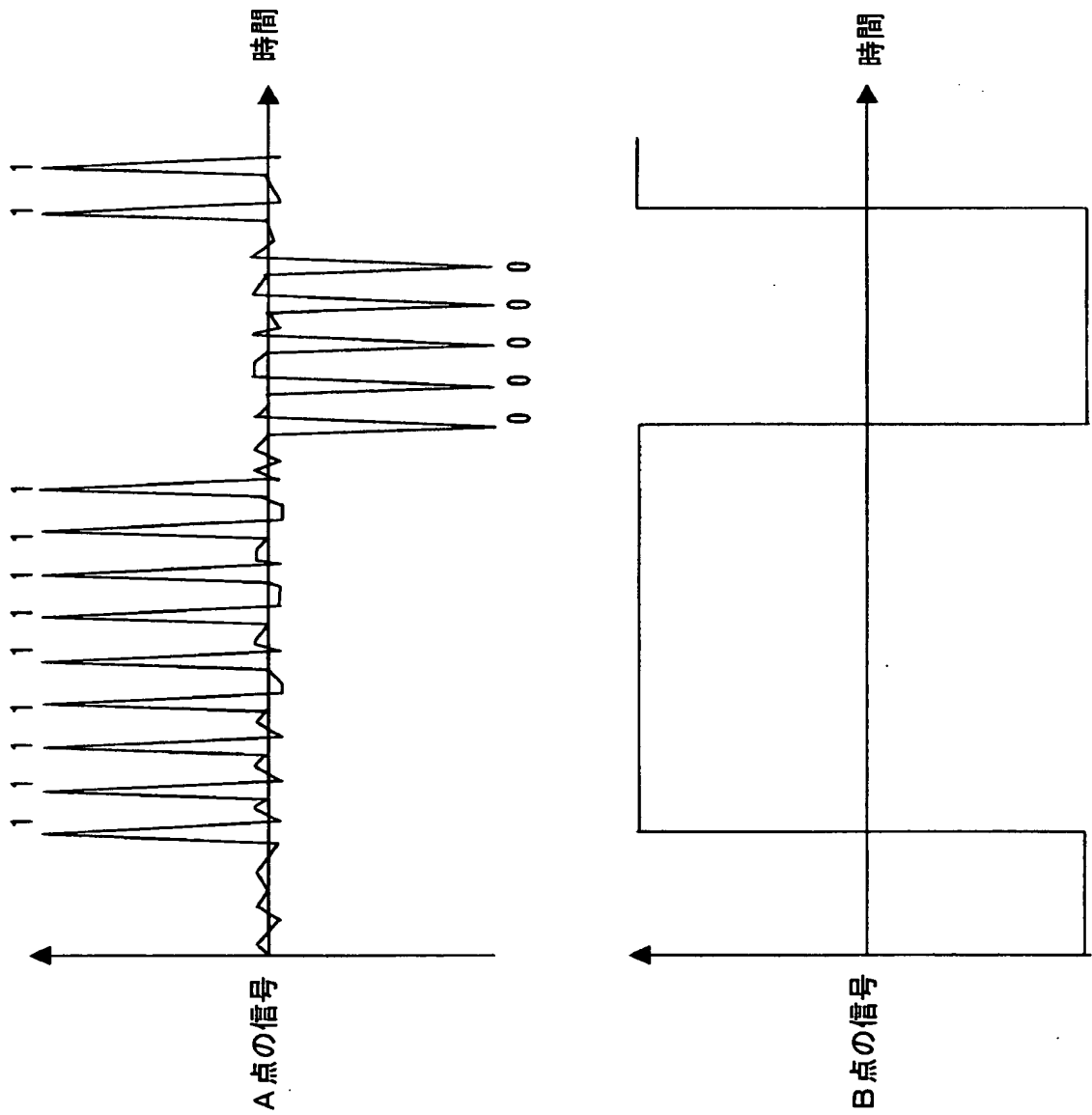
【図 4】



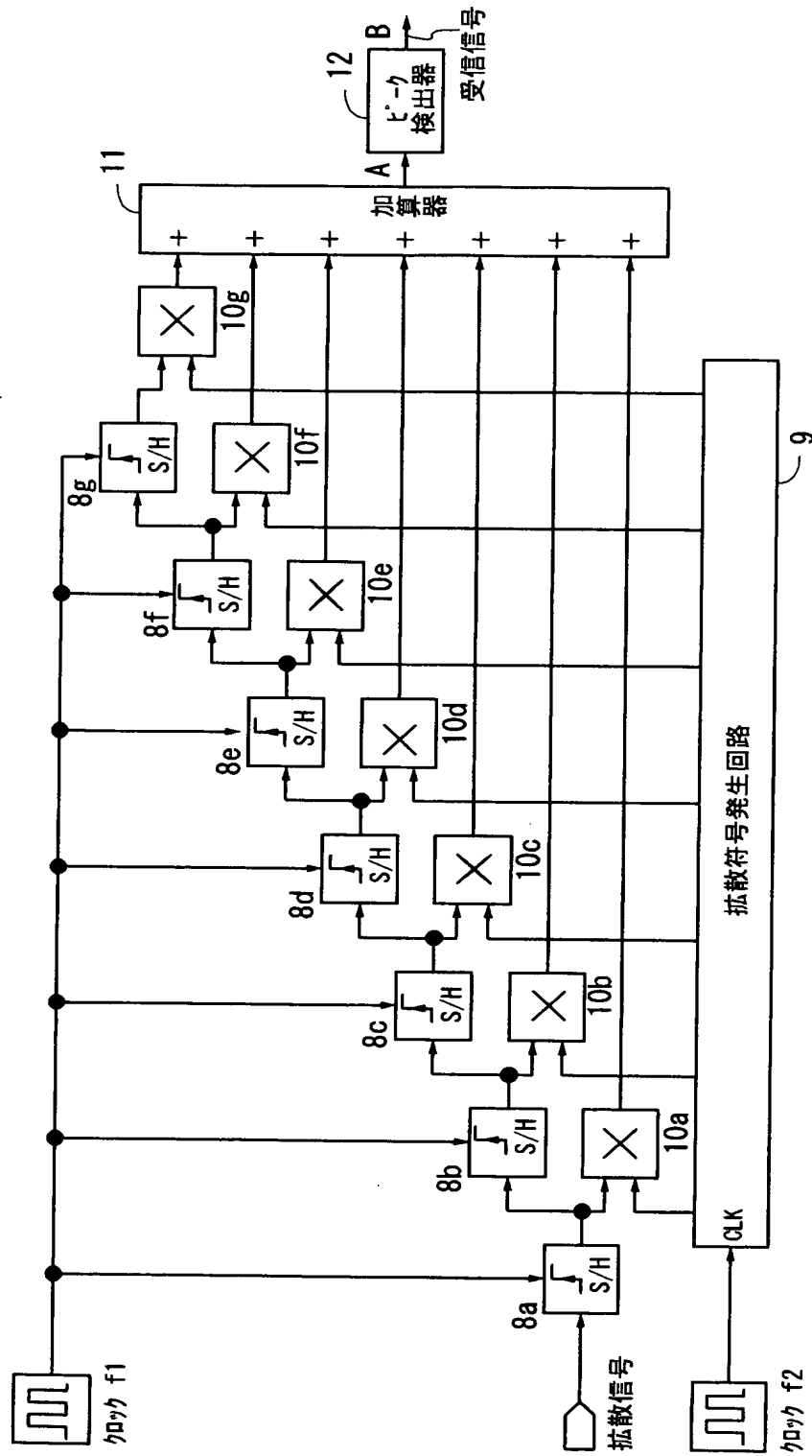
【図 5】



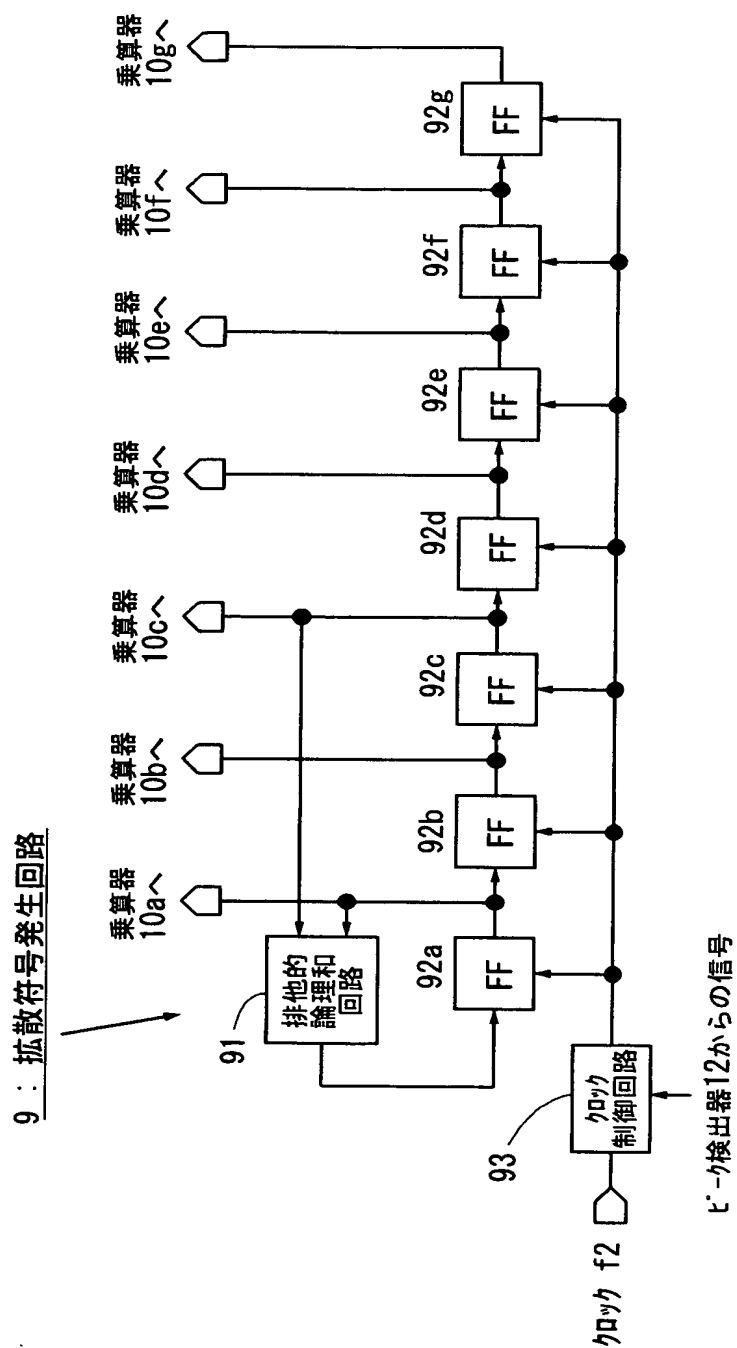
【図 6】



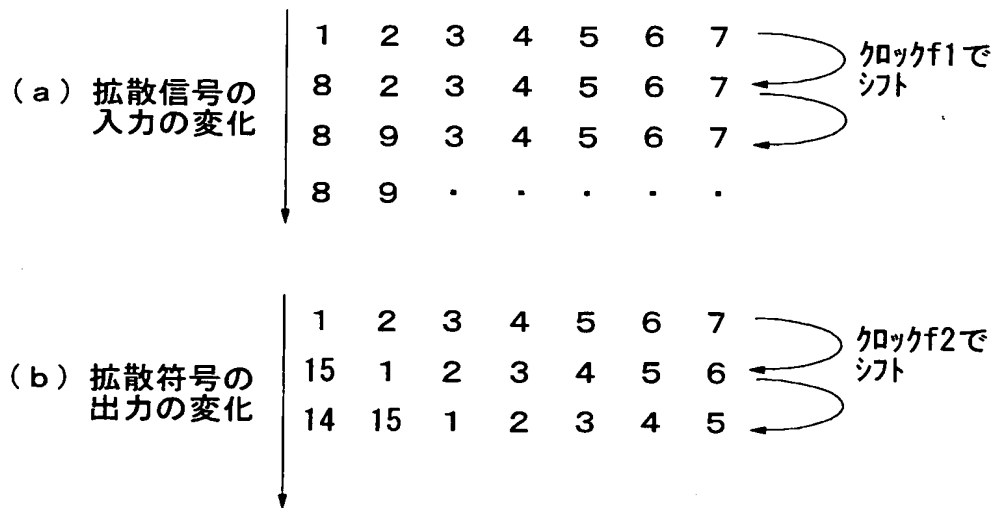
【図 7】



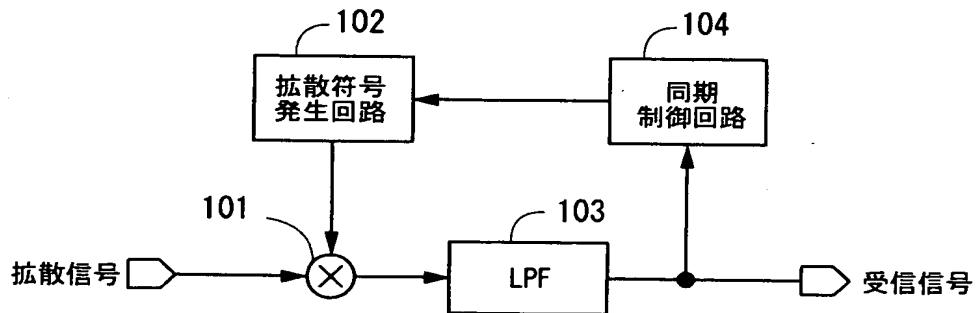
【図 8】



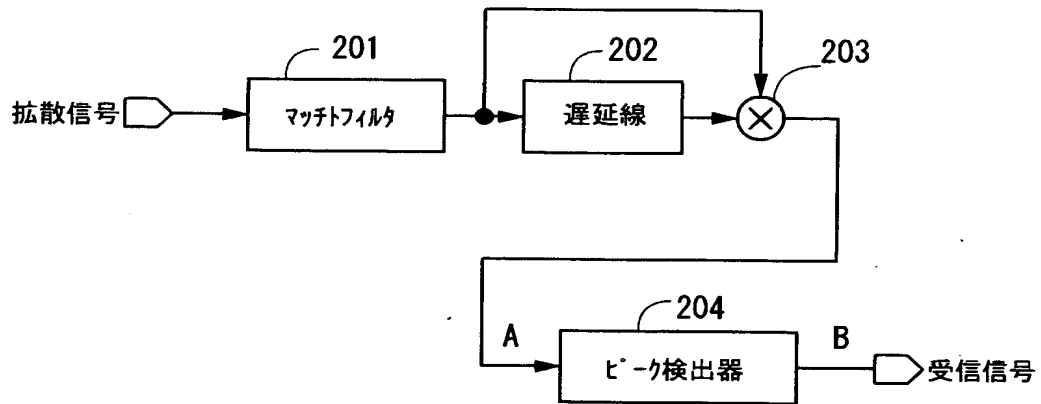
【図 9】



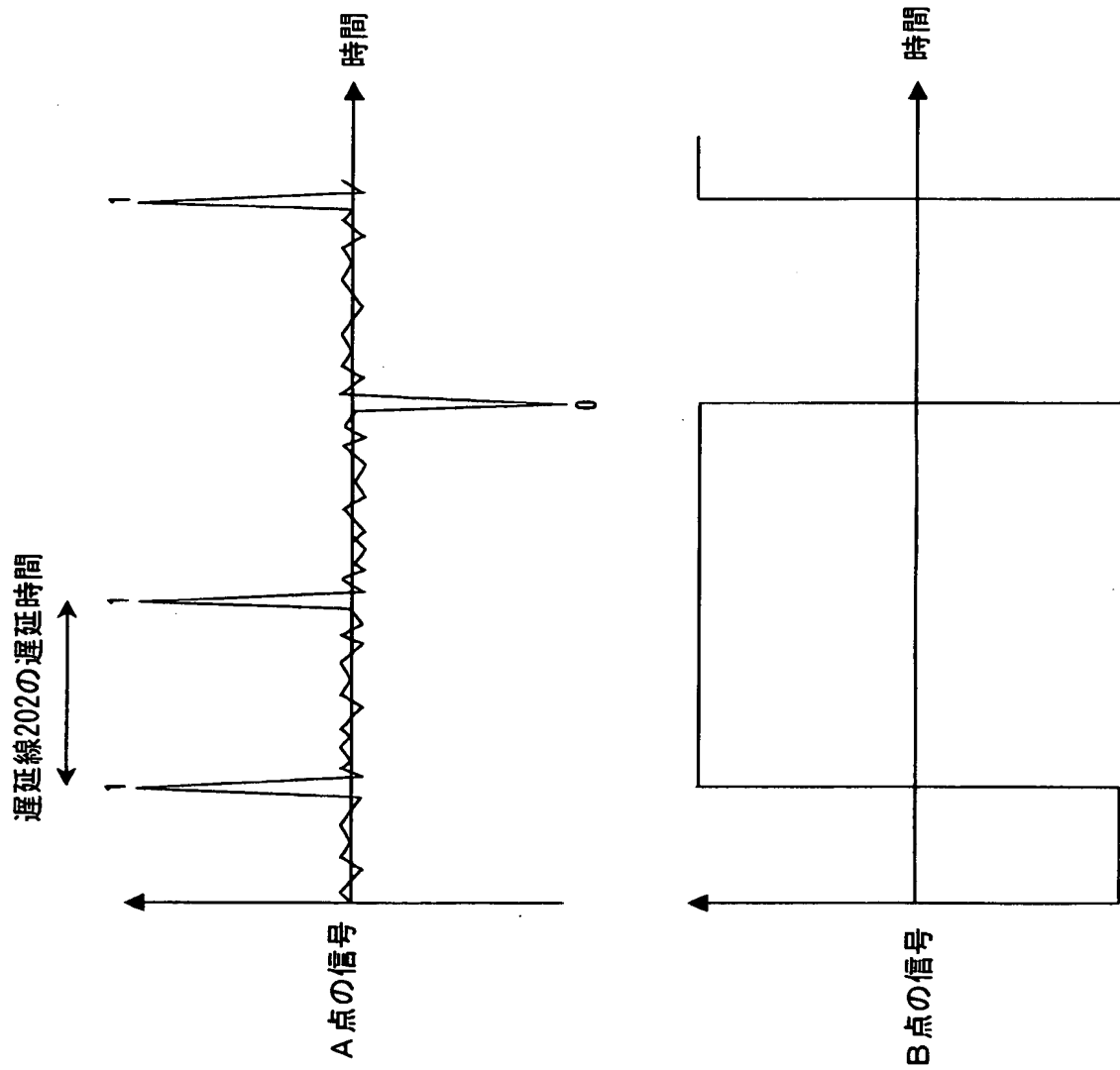
【図 10】



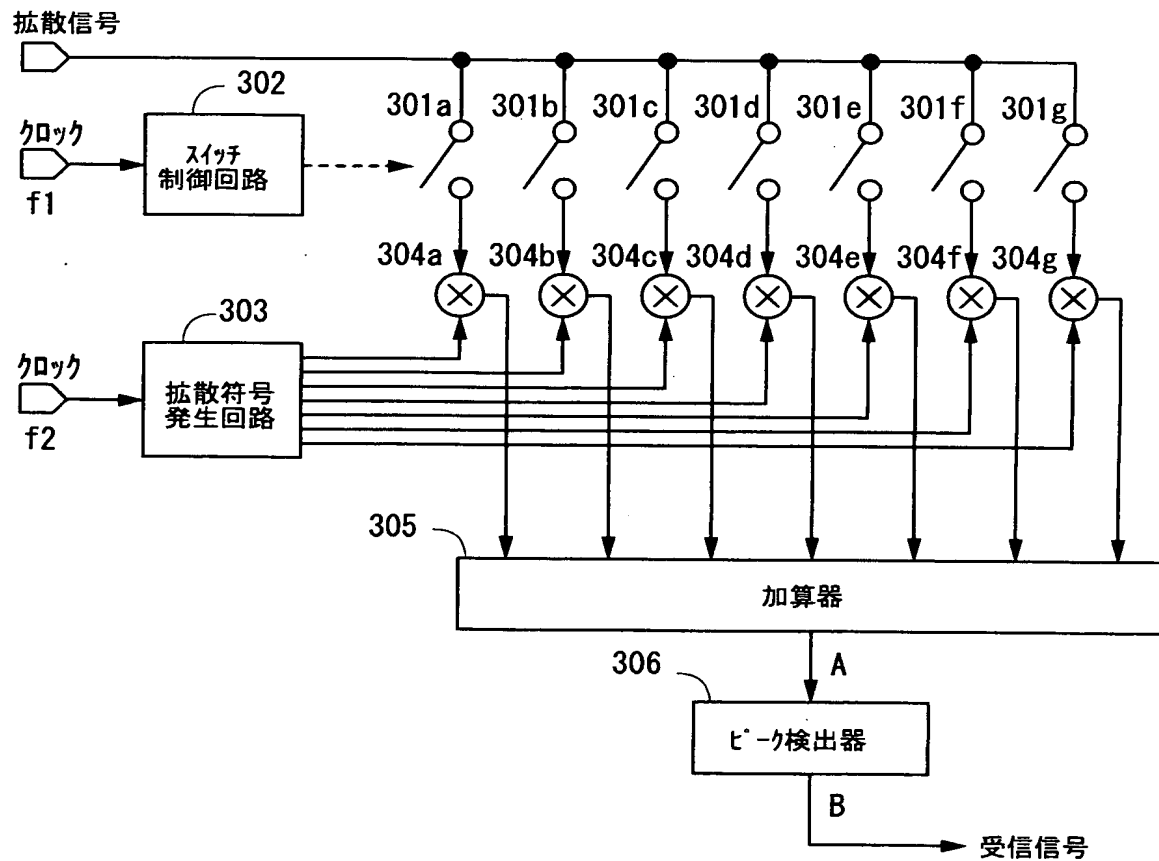
【図 11】



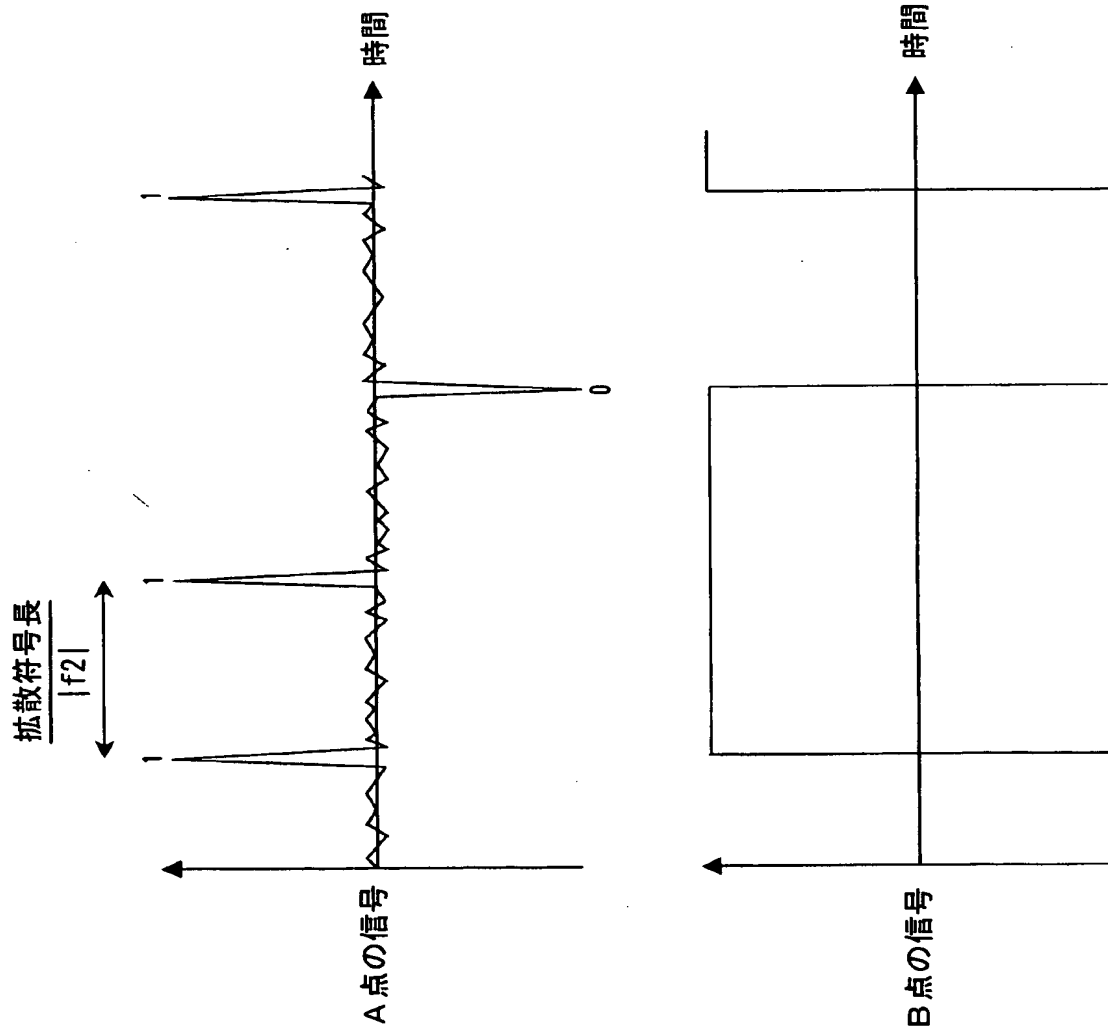
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 低電力の逆拡散復調器が実現でき、携帯無線機の低電力・低コスト化、データレート的高速化に効果のある逆拡散復調器を提供する。

【解決手段】 入力する拡散信号をクロック f_1 でサンプルホールド回路 1 a ~ 1 g で保持し、その保持した拡散信号と拡散符号発生回路 4 で生成される一方向にシフトする拡散符号又は反対方向にシフトする拡散符号とを乗算器 5 a ~ 5 g で乗算し、その各乗算結果を加算器 6 で加算し、その加算結果のピーク値をピーク検出器 7 で検出し、ピークが検出される度に拡散符号発生回路 4 で生成される拡散符号のシフト方向を反転させ、信号ピークを頻繁に発生させて、高速化に対応させる。

【選択図】 図 1

特願 2 0 0 2 - 3 5 2 0 1 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 2 2 6]

1. 変更年月日	1 9 9 9 年 7 月 1 5 日
[変更理由]	住所変更
住 所	東京都千代田区大手町二丁目 3 番 1 号
氏 名	日本電信電話株式会社